

Patent Abstracts of Japan

PUBLICATION NUMBER : 2002156745
PUBLICATION DATE : 31-05-02

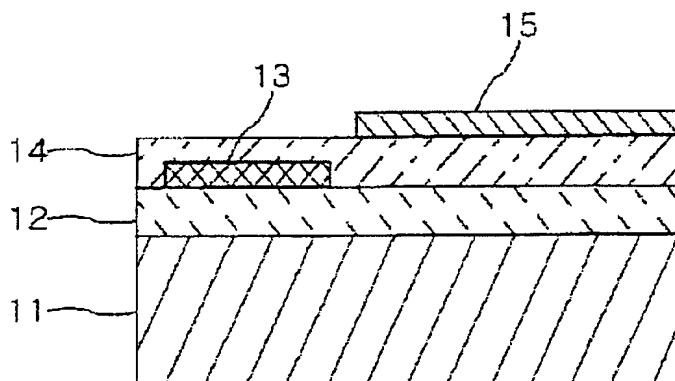
APPLICATION DATE : 29-06-01
APPLICATION NUMBER : 2001198700

APPLICANT : SAMSUNG ELECTRONICS CO LTD;

INVENTOR : KIM DONG-SU;

INT.CL. : G03F 7/00 G02B 6/13

TITLE : METHOD FOR MANUFACTURING
SILICA FINE STRUCTURE



ABSTRACT : PROBLEM TO BE SOLVED: To provide a method for manufacturing a silica fine structure, such that when a silica layer is subjected to dry etching, etching can be stopped at a desired level.

SOLUTION: The method for manufacturing a silica fine structure includes processes of first process for partially depositing an etching stopping layer 13 in the region to be etched of the upper part of a first silica layer 12 deposited on a semiconductor substrate 11, a second process for depositing a second silica layer 14 on the etching stopping layer 13 and on the first silica layer 12, a third process for forming a mask 14 patterned into the form of the above region to be etched on the second silica layer 14, a fourth process for removing by dry etching the second silica layer 14 which is deposited in the region to be etched by using the mask 15, and a fifth process for removing the etching stopping layer 13 by wet etching.

COPYRIGHT: (C)2002,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2002-156745
(P2002-156745A)

(43) 公開日 平成14年5月31日(2002.5.31)

(51) Int.Cl. ⁷	識別記号	F I	テーム(参考)
G 0 3 F 7/00		G 0 3 F 7/00	2 H 0 4 7
G 0 2 B 6/13		G 0 2 B 6/12	M 2 H 0 9 6

審査請求 有 請求項の数 7 O L (全 5 頁)

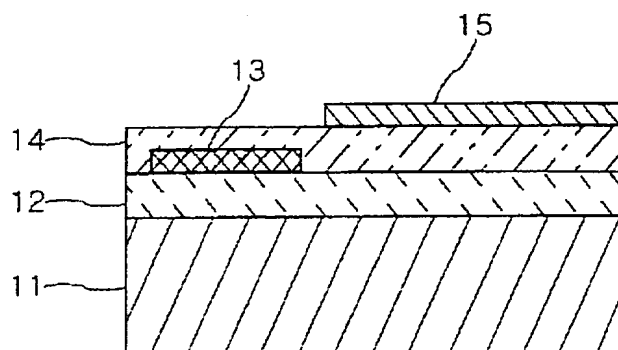
(21) 出願番号	特願2001-198700(P2001-198700)	(71) 出願人	390019839 三星電子株式会社 大韓民国京畿道水原市八達区梅灘洞116
(22) 出願日	平成13年6月29日(2001.6.29)	(72) 発明者	金 東壽 大韓民国京畿道安養市東安區坪村洞(番地なし) クムマウルライフ106棟1206號
(31) 優先権主張番号	2 0 0 0 3 8 6 9 2	(74) 代理人	100064908 弁理士 志賀 正武 (外1名)
(32) 優先日	平成12年7月6日(2000.7.6)	Fターム(参考)	2H047 KA04 KB09 PA03 PA05 PA12 PA21 PA24 QA02 QA04 TA05 2H096 AA28 AA30 CA20 HA17
(33) 優先権主張国	韓国 (K R)		

(54) 【発明の名称】 シリカ微細構造の製造方法

(57) 【要約】 (修正有)

【課題】 シリカ層を乾式エッチングする時、希望する位置でエッチングを停止することのできるシリカ微細構造の製造方法を提供する。

【解決手段】 本発明によるシリカ微細構造の製造方法は、半導体基板11に積層された第1シリカ層12の上部のエッチング予定領域にエッチング停止層13を部分積層する第1過程と、エッチング停止層13及び第1シリカ層12の上部に第2シリカ層14を積層する第2過程と、第2シリカ層14の上部に前記エッチング予定領域の形態がパターンニングされたマスク15を形成する第3過程と、マスク15を利用してエッチング予定領域に積層された第2シリカ層14を乾式エッチングして除去する第4過程と、エッチング停止層13を湿式エッチングして除去する第5過程と、からなる。



【特許請求の範囲】

【請求項1】 シリカ微細構造の製造方法において、
 半導体基板に積層された第1シリカ層の上部のエッチング予定領域にエッチング停止層を部分積層する第1過程と、
 前記エッチング停止層及び第1シリカ層の上部に第2シリカ層を積層する第2過程と、
 前記第2シリカ層の上部に前記エッチング予定領域の形態がパターンニングされたマスクを形成する第3過程と、
 前記マスクを利用して前記エッチング予定領域に積層された第2シリカ層を乾式エッチングして除去する第4過程と、
 前記エッチング停止層を湿式エッチングして除去する第5過程と、を含むことを特徴とするシリカ微細構造の製造方法。

【請求項2】 前記第1過程は、前記第1シリカ層の上部にフォトレジスト層を積層する過程と、
 前記フォトレジスト層をエッチング予定領域の形態にパターンニングする過程と、 前記フォトレジスト層及び第1シリカ層の上部にエッチング停止層を形成する過程と、
 前記フォトレジスト層をアセトンのようなフォトレジスト除去液で除去する過程と、を含むことを特徴とする請求項1記載のシリカ微細構造の製造方法。

【請求項3】 前記第1過程は、前記第1シリカ層の上部にエッチング停止層を形成する過程と、
 前記エッチング停止層の上部にフォトレジスト層を形成する過程と、
 前記フォトレジスト層をエッチング予定領域の形態にパターンニングする過程と、 前記パターンニングされたフォトレジスト層を利用して前記エッチング停止層を乾式エッチングする過程と、を含むことを特徴とする請求項1記載のシリカ微細構造の製造方法。

【請求項4】 前記エッチング停止層の材質は、金属またはセラミックであることを特徴とする請求項1記載のシリカ微細構造の製造方法。

【請求項5】 前記第3過程は、
 スパッタリング工程を通して前記第2シリカ層の上部に金属層を形成する過程と、 前記金属層の上部にフォトレジスト層を形成する過程と、
 前記フォトレジスト層を前記エッチング予定領域の形態にパターンニングする過程と、
 前記パターンニングされたフォトレジスト層を利用して前記金属層をエッチングする過程と、を含むことを特徴とする請求項1記載のシリカ微細構造の製造方法。

【請求項6】 前記第1及び第2シリカ層は、蒸着工程を通して形成されることを特徴とする請求項1記載のシリカ微細構造の製造方法。

【請求項7】 前記第2シリカ層は、反応性イオンエッチング工程を通して乾式エッチングされることを特徴と

する請求項1記載のシリカ微細構造の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、集積光学素子に関し、特に、シリカ微細構造の製造方法に関する。

【0002】

【従来の技術】集積光学(integrated optics)技術は、個別の光部品の組み立てに比べて、小型、低価格、低電力消費、及び高速が特徴であり、それに関する開発は継続して行われている。前記集積光学素子としては、平面光導波路素子(planar lightwave circuit: PLC)及び超小型電気機械システム(micro-electromechanical system: MEMS)が注目を引いている。

【0003】平面光導波路素子とは、シリコン(silicon)基板の上部に光ファイバと同一の材料であるシリカ(silica)材質の光導波路を形成した素子である。例えば、スプリッタ(splitter)の場合、分岐数によって1×4までは従来の光ファイバ形が有利であるが、分岐数をそれ以上に増加すると、平面光導波路素子が有利であると知られている。平面光導波路素子は、小さい体積、量産性、低価格化の可能性などで優れている。

【0004】超小型電気機械システムはシリコン加工技術から始まったので、最初の研究は、シリコン基板上で微小機械要素、つまりバルブ(valve)、モータ(motor)、ポンプ(pump)、及びギア(gear)などの部品を2次元平面型に製造したことがその始まりだった。この後、半導体基板自体を異方性エッチング(anisotropic etching)して様々な素子を製造する方法が研究され、これを利用して3次元の構造の工学素子が開発された。最近では、半導体基板の上に蒸着された犠牲薄膜をエッチングして、薄膜からなる3次元構造物を製造する技術が開発された。

【0005】前記平面光導波路素子及び超小型電気機械システムのようなシリカ微細構造を製造する時は、任意のシリカ層を所定の深さまでエッチングする必要がある。例えば、ハイブリッド(hybrid)集積方式で形成されたシリカ平面光導波路素子を製造する時は、シリカ光導波路と集積される素子との垂直方向の整列が必要である。このためには、シリカ光導波路のオーバークラディング層(overcladding layer)をコア層(core layer)の位置で一定の深さまで除去すべきである。しかしながら、前記オーバークラディング層は、蒸着をする時、7以上の厚さ偏差のあるコア層の上部に形成されるので、正確なオーバークラディング層の厚さが分からないため、正確な位置までエッチングすることが非常に困難であるという問題点がある。

【0006】

【発明が解決しようとする課題】本発明の目的は、シリカ層を乾式エッチングする時、所望の位置でエッチングを停止することのできるシリカ微細構造の製造方法を提供することにある。

【0018】図3Bは、前記第2シリカ層16の上部に積層されたマスク15を除去する過程を示す。前記マスク15の除去は、前記マスク15の材質によって適切な

除去液を利用して除去する。例えば、前記マスク15の材質がフォトリソグである場合は、アセトンのようなフォトリソグ除去液を使用し、前記マスク15の材質がクロムである場合は、クロム除去液を使用する。

【0019】図4は、前記エッチング停止層13を除去する過程を示す。前記エッチング停止層13の除去においては、湿式エッチングで除去することが便利であり、前記湿式エッチングに主に使用される科学溶液としては、 H_2SO_4 、 H_3PO_4 、 H_2O_2 、 HF 、 HCl 、 NH_4OH などがある。

【0020】一方、前記本発明の詳細な説明では具体的な実施形態に挙げて説明してきたが、本発明の範囲内で様々な変形が可能であるということは勿論である。従って、本発明の範囲は前記実施形態によって限られてはいけなく、特許請求の範囲とそれに均等なものによって定められるべきである。

【0021】

【発明の効果】前述してきたように、本発明によるシリカ微細構造の製造方法は、エッチング停止層を利用することによって、シリカ層を乾式エッチングする時、希望する位置でエッチングを停止することのできるという利点がある。

【図面の簡単な説明】

【図1A】 本発明の好適な実施形態によるシリカ微細構造の製造方法を説明するための図である。

【図1B】 本発明の好適な実施形態によるシリカ微細構造の製造方法を説明するための図である。

【図2A】 本発明の好適な実施形態によるシリカ微細構造の製造方法を説明するための図である。

【図2B】 本発明の好適な実施形態によるシリカ微細構造の製造方法を説明するための図である。

【図3A】 本発明の好適な実施形態によるシリカ微細構造の製造方法を説明するための図である。

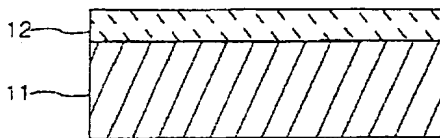
【図3B】 本発明の好適な実施形態によるシリカ微細構造の製造方法を説明するための図である。

【図4】 本発明の好適な実施形態によるシリカ微細構造の製造方法を説明するための図である。

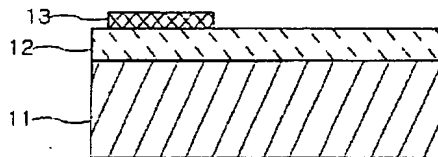
【符号の説明】

- 11 シリコン基板
- 12 第1シリカ層
- 13 エッチング停止層
- 14 第2シリカ層
- 15 マスク
- 16 第2シリカ層

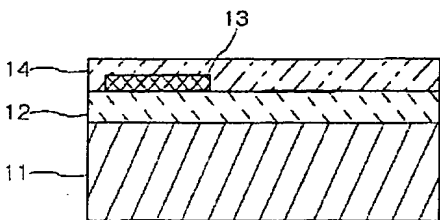
【図1A】



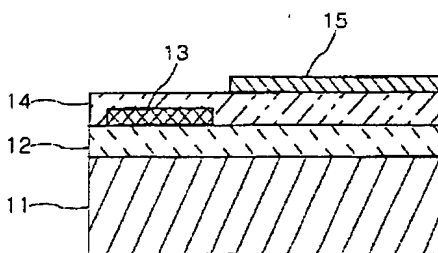
【図1B】



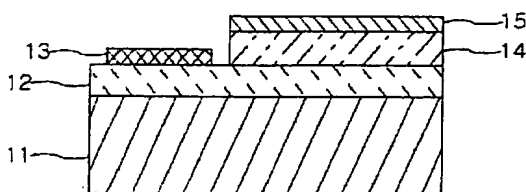
【図2A】



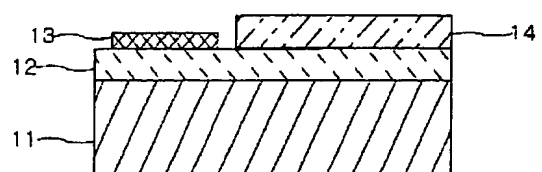
【図2B】



【図3A】



【図3B】



【図4】

